

DIALOG(R)File 347:JAPIO

(c) 2001 JPO & JAPIO. All rts. reserv.

01961522 **Image available**

LIQUID CRYSTAL DISPLAY DEVICE

PUB. NO.: 61-175622 [JP 61175622 A]

PUBLISHED: August 07, 1986 (19860807)

INVENTOR(s): ARAKI RYOSUKE

APPLICANT(s): SEIKO EPSON CORP [000236] (A Japanese Company or Corporation), JP (Japan)

APPL. NO.: 60-016746 [JP 8516746]

FILED: January 31, 1985 (19850131)

INTL CLASS: [4] G02F-001/133; G09F-009/35

JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment); 44.9 (COMMUNICATION -- Other)

JAPIO KEYWORD:R011 (LIQUID CRYSTALS); R097 (ELECTRONIC MATERIALS -- Metal Oxide Semiconductors, MOS)

JOURNAL: Section: P, Section No. 530, Vol. 10, No. 387, Pg. 56, December 25, 1986 (19861225)

ABSTRACT

PURPOSE: To increase redundancy to a wire defect and to improve remarkably yield by adding a MOS type capacitor to a data wire.

CONSTITUTION: The capacitor of the MOS type is formed by forming n electrode 23 with a thin semiconductor film 22 formed on a transparent insulating substrate 11 and a thin insulator film 24 in-between. A diffusion layer 25 is formed with the electrode 23 as a mask in the stage of forming the diffusion layer 25 of a transistor to form a wiring 25 connecting one electrode of the MOS type capacitor. The electrode 23 is electrically connected to the data wire 3 positioned with the thin insulator film 14 in-between and the aperture of the film 14. The simultaneous formation of the capacitor to be added to the data wire is made possible during the treatment in the process for production of the thin film transistor by incorporating the above-mentioned construction.

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat
(c) 2001 EPO. All rts. reserv.

5667342

Basic Patent (No,Kind,Date): JP 61175622 A2 860807 <No. of Patents: 001>

LIQUID CRYSTAL DISPLAY DEVICE (English)

Patent Assignee: SEIKO EPSON CORP

Author (Inventor): ARAKI RYOSUKE

IPC: *G02F-001/133; G09F-009/35

JAPIO Reference No: *100387P000056;

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applc No	Kind	Date
JP 61175622	A2	860807	JP 8516746	A	850131 (BASIC)

Priority Data (No,Kind,Date):

JP 8516746 A 850131

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A) 昭61-175622

⑫ Int.Cl.

G 02 F 1/133
G 09 F 9/35

識別記号

118

序内整理番号

D-8205-2H
6615-5C

⑬ 公開 昭和61年(1986)8月7日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 液晶表示装置

⑮ 特願 昭60-16746

⑯ 出願 昭60(1985)1月31日

⑰ 発明者 荒木亮輔 諏訪市大和3丁目3番5号 株式会社諏訪精工舎内
 ⑱ 出願人 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号
 ⑲ 代理人 弁理士 最上務

明細書

1. 発明の名称

液晶表示装置

2. 特許請求の範囲

薄膜トランジスタからなる画面駆動用トランジスタと透明電極をマトリクス状に配置し、前記薄膜トランジスタはゲート電極がタイミング線に、ソース電極がデータ線に接続されたいわゆるアクティブマトリクス基板上に、画面駆動用トランジスタを駆動するためのドライバー回路を画面の周辺に同時形成したドライバー内蔵型のアクティブマトリクス基板を用いた液晶表示装置において、第1の半導体薄膜上に絶縁体薄膜が形成され、絶縁体薄膜上に第2の半導体薄膜もしくは導電層による電極が第1の半導体薄膜の一部で平面的に直なるようになされ、前記電極は画面駆動用トランジスタと透明電極からなる画面領域とドライバー回路の間で、データ線と電気的に接続されたド

ライバー内蔵型のアクティブマトリクス基板を用いたことを特徴とする液晶表示装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、薄膜トランジスタ（以後TFTと略す）と透明電極をマトリクス状に配備し、その周辺にドライバー回路を配備したドライバー内蔵型のアクティブマトリクス基板を利用した液晶表示装置に関する。「従来の技術」

従来の液晶表示装置に用いられたアクティブマトリクス基板は第2図に示すように、画面駆動用TFT1と透明電極2とデータ線3及びタイミング線4からなる画面領域とデータ線3及びタイミング線の接続端子で構成されていた。近年TFTを使ってドライバーを形成したアクティブマトリクス基板を利用した液晶表示装置が発表された。第3図にドライバーを内蔵したアクティブマトリクス基板の概略図を第4図ドライバー回路の一部を示す。ドライバー回路6はスタティック方式の少

トランジスタと出力スイッチ8で構成され、データ線3やタイミング線4の断続に対する冗長度を高めるため配線の両側から信号印加できるようだ。またドライバー回路の冗長度を高めるためにタイミング線4及びデータ線3の両側に同じドライバー回路を配置してある。

画面内のトランジスタとドライバー回路のトランジスタは同一工程で形成され、第5図に示すような面面構造となっている。透明絶縁基板11上に半導体薄膜12を所定の形状で形成し、絶縁膜13を形成してさらに半導体薄膜あるいは導電膜によりゲート電極14及びタイミング線を形成した後、イオン注入により拡散層15を形成し、肩開め操作16及び絶縁膜の開口を行ってさらに透明導電膜により画面電極（ドレイン電極）17及びデータ線18を形成する。ドライバー回路内の配線はタイミング線やデータ線形成時に形成する。以上によりドライバー内蔵のアクティブラトリクス基板ができるが、必要に応じてDCカット膜、金属配線を行う。このアクティブラトリクス基板

〔問題を解決するための手段〕

本発明の液晶表示装置は、TFT及び画面電極で構成されたアクティブラトリクス部と、TFTで構成されたドライバー回路の間に、半導体薄膜を所定の形状で形成し、半導体薄膜上に絶縁体膜を形成してさらに電極を半導体薄膜の一部で平面的に重なるように形成して、この電極をマスクとして不純物の注入を行い半導体薄膜の一部に不純物層を形成し、さらに前述の電極はドライバー回路とアクティブラトリクス部を接続しているデータ線と電気的に接続するものであり、半導体薄膜の不純物層には外部から所定の電位を保つようになしたものである。

〔作用〕

本発明の上記の構成によれば、ドライバー回路の出力側で、しかも画面（ドライバー回路に対してけ電荷に相当する）の前にMOS（METAL-OXIDE-SEMICONDUCTOR）型構造の容量（以後MOS容量と略す）が形成されることになり、ドライバー回路からの出力信号はまずこのMOS

特開昭61-175622(2)

上にポリイミド樹脂薄膜を形成してラビング処理をして液晶の配向処理を行う。アクティブラトリクス基板の対向基板となる透明導電膜を形成した透明基板、もしくはカラーフィルタ基板にも同様にして液晶の配向処理を行い、一定の隙間を保つて2枚の基板を貼合せ液晶を封入して液晶パネルとなす。

〔発明が解決しようとする問題〕

しかし、前述の従来技術ではデータ線の断線が発生した場合、特に断線により配線の長さが短くなつた方の配線に接続された画面は周辺の画面に比べてコントラストが低下しデータ線の両側から駆動して冗長性を持たせた効果がなくなり表示上欠陥となるという問題を有する。

そこで本発明はこのような問題点を解決するもので、その目的とするところは、アクティブラトリクス基板を利用した液晶表示装置の欠陥に対する冗長性を高め、低コストで大容量の液晶表示装置を提供することにある。

容量に伝達され、アクティブラトリクス内の選択されているTFTを通して次第に液晶に信号が印加される。しかし充分に信号が印加されないうちにデータ側のドライバー回路はオフとなるが、従来はデータ線の配線容量が印加された信号を保持していて、この配線容量に保持された信号を1水平選択期間内に液晶に書き込んでいた。しかし断線などによりこの配線容量が小さくなつた場合は、信号が入力されても液晶に十分信号を書き込むことができず、表示として欠陥として現われた。したがつて本発明の構成によりデータ側のドライバー回路がオフした後も配線の断線の有無にかかわらず液晶に書き込みが充分できる保持容量を有することになる。

MOS構造の電圧-容量特性は第8図にY型半導体の場合を示すように電圧により3つの状態がある。半導体の多数キャリアが半導体と絶縁膜の界面に薄い電荷層を形成する蓄積領域と空乏層が境界により変化する空乏領域と小数キャリアが界面付近に引き寄せられ、反転層が形成される

反転領域である。本発明の場合、容量が一定で大きな値で使用できる反転領域で使用できるように電圧を印加しておく。すなわちM08型容量の電極間にV₀以上の電圧が印加されるように設定しておくと効率的である。

(実施例)

第1図は、本発明の実施例における液晶表示装置に用いたM08型容量を具備したドライバー内蔵型のアクティブマトリクス基板の一部分を示す概略図である。ドライバー回路部6とアクティブマトリクス領域(画面)の間にM08型の容量20が形成され、M08容量20の一方の電極は一対で各データ線3に接続されており、M08容量の他方の電極は全て一本の配線に接続されている。

第6図及び第7図に本発明の実施例におけるM08型容量の平面図と断面図を示す。透明絶縁基板11上に形成された半導体溝層22と絶縁体薄層24をはさんで電極23を形成することでM08型の容量を形成してある。トランジスタの拡散層25を形成するときに電極23をマスクにして

表示装置に比べ、アクティブマトリクス基板を用いた液晶表示装置の不良原因のうち最も多発するライン状欠陥に対する冗長性が大きくなり、歩留が大幅に改善され、製造コストの大巾な低下が期待できる。

4. 図面の簡単な説明

第1図は本発明の液晶表示装置の実施例を示す概略図である。

第2図は液晶表示装置に用いられるアクティブマトリクス基板の一部を示す概略図である。

第3図は従来の液晶表示装置に用いられたアクティブマトリクス基板のプロトヤク図である。

第4図はドライバー回路の一例を示した図である。

第5図は、アダマの断面図である。

第6図及び第7図は、本発明の液晶表示装置の実施例における容量の平面図及び断面図を示す。

第8図は、M08型容量の電圧-容量特性図を示す。

以上

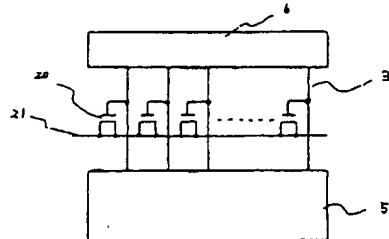
特開昭61-175622(3)

拡散層25を形成してM08型容量の一方の電極を接続する配線25を形成する。電極23は絶縁体薄層14をはさんで位置するデータ線3と絶縁体薄層14の開口部にて電気的に接続されている。以上のような構造とすることにより薄膜トランジスタの製造工程を処理する中でデータ線に付加する容量が同時に形成できる。

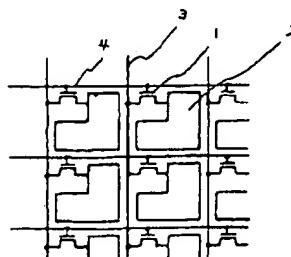
データ線の両端にドライバー出力を接続してデータ線の断端に対して冗長性を持たせた第3図に示したドライバー内蔵型のアクティブマトリクス基板のドライバー領域と画面領域の間にM08型容量を形成してデータ線に容量を付加した。

(発明の効果)

以上述べたように本発明によれば、データ線の断端によって発生した液晶表示装置のライン状の表示欠陥を本発明によるM08型容量をデータ線に付加することにより、断端したデータ線上の画面に対して十分に書き込みができない表示上周辺とコントラストが異ったライン状欠陥となつた従来のドライバーをデータ線の両端に接続した液晶

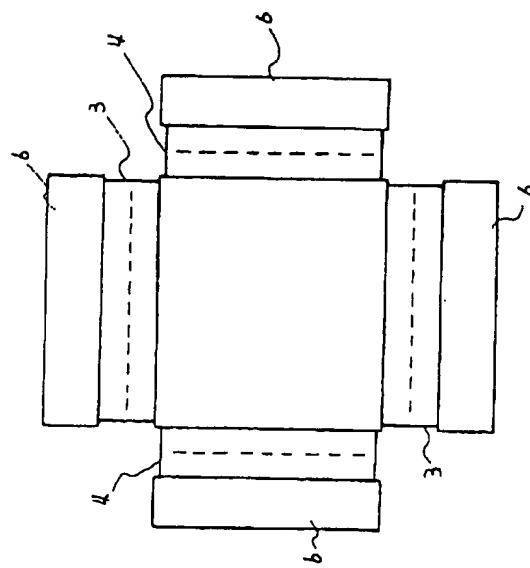


第1図

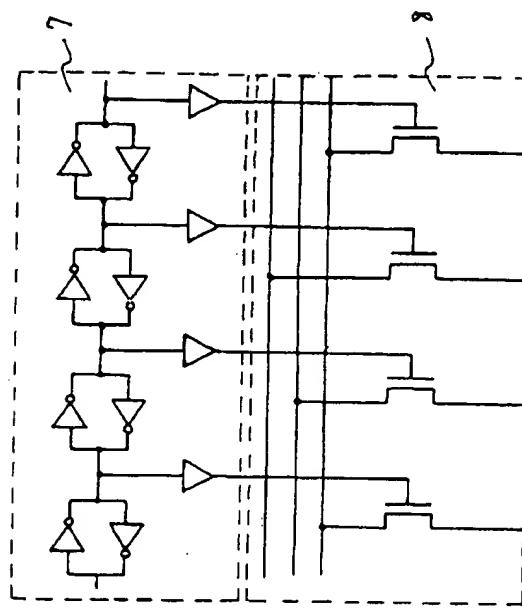


第2図

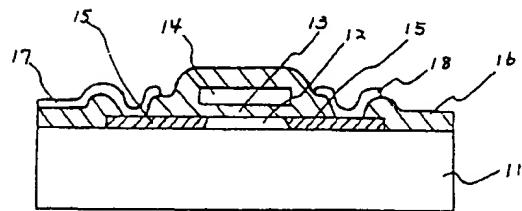
特開昭61-175622(4)



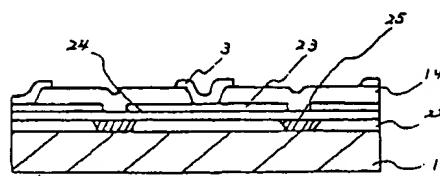
第3図



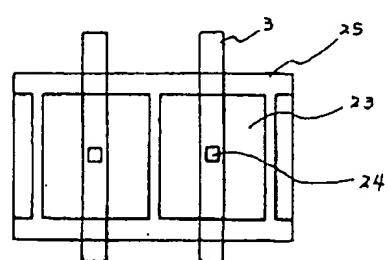
第4図



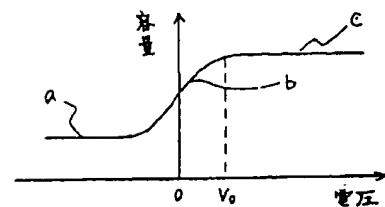
第5図



第7図



第6図



第8図